

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平1-303890

⑤ Int.Cl.⁴H 04 N 9/64
9/04

識別記号

庁内整理番号

K-7033-5C
B-8725-5C

④ 公開 平成1年(1989)12月7日

審査請求 未請求 請求項の数 4 (全10頁)

⑥ 発明の名称 カラー信号処理装置

⑦ 特 願 昭63-134587

⑧ 出 願 昭63(1988)5月31日

⑨ 発 明 者 佐 々 木 卓 神奈川県川崎市高津区下野毛770番地 キヤノン株式会社
玉川事業所内

⑩ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

⑪ 代 理 人 弁理士 丸 島 儀一

明 細 書

1. 発明の名称

カラー信号処理装置

2. 特許請求の範囲

(1) オフセットサンプリング構造をもったカラー単板センサーからの信号を処理して、輝度と3つのカラー信号を得る際に、輝度と3つのカラー信号における垂直ローパスフィルターを共通化したことを特徴とするカラー信号処理装置。

(2) 前記垂直ローパスフィルターがセンサーの水平方向画素数と等しい数のシフトレジスタと、交互にゼロとデータを切換えるスイッチを含むデジタル処理によって実行されることを特徴とする特許請求の範囲第(1)項記載のカラー信号処理装置。

(3) 前記センサーからの信号が奇数ラインと偶数ラインをジグザグ状に走査して得られる信号であり、最終的に出力される信号がインタレースされていることを特徴とする特許請求の範囲第(1)項記載のカラー信号処理装置。

(1) 項記載のカラー信号処理装置。

(4) オフセットサンプリング構造またはストラ

イブ構造をもったカラー単板センサーからの3つのカラー信号にほどこすFIR型の水平デジタルローパスフィルターを有するカラー信号処理装置において、前記デジタルカラーフィルターをiを整数とした時、第1の加算器には、すべての第(3i+1)番目のタップから得られる信号を、第2の加算器には、第(3i+2)番目のタップから得られる信号を、第3の加算器には、第(3i)番目のタップから得られる信号を各々供給し、第1、第2、第3の加算器からの3つの出力を順次切り換えて3つのカラー信号として出力するデジタルローパスフィルターとしたことを特徴としたカラー信号処理装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、単板カラーカメラに適したカラー信号処理装置に関する。

(従来の技術)

従来、単板カラーカメラの信号処理方式には、純色ストライプ型 或は、補色ストライプ型のカ

ラーセンサーを用いたスイッチーY方式や、モザイク型にカラーセンサーを用いたモザイク方式などが提案されている。中でも、ストライプ型カラーセンサーを用いたスイッチーY方式は、回路構成がシンプルで多く用いられてきた。純色ストライプ方式の場合の処理のブロック図を第2図に示す。

R、G、B、各色から得られるR、G、B信号は白色に対して等しい出力になるようにアンプ201～203でゲインを調整された後、204のγ補正回路でγ補正される。

その後、208のスイッチーY部でR、G、B信号は各々交互に選択され高帯域輝度信号YHが形成される。YHは、その後適当なローパスフィルター210で帯域制限され最終的なY信号となる。一方各色カラー信号は205～207のローパスフィルターでより強く帯域制限され209のプロセス回路に入力される。プロセス回路では、入力されたR、G、B信号から低帯域輝度信号YLを作りその後2つの色差信号R-YL、

色の場合にわけて説明する。

まず、輝度に関していえばスイッチーY方式では実際にはRGBのフィルターを介して得られた信号を等価的に輝度信号と見なすという考え方にもとづいているので、この場合の輝度Yのサンプリング中心点は第4図に○で示すようにオフセットd/2のオフセットサンプリング構造になる。但し、dは、一画素の水平方向ピッチである。この時このオフセットサンプリング構造の特長を活かして、高解像度を得るためには、実際にはサンプリングされていない×印の所の輝度信号を周囲の画素からうまく補間する処理が必要である。×印の補間値をXとすると、原理的には2次的に広がるすべての○印の情報の、斜め方向に広がるsinc関数で決定される重みづけによる平均値が最適な×の補間値であることは良く知られている。

その近似として例えば

$$X = 1/4 a + 1/4 b + 1/4 c + 1/4 d \quad (1)$$

$$X = 1/2 a + 1/2 b \quad (2)$$

B-YLを出力する。

(発明が解決しようとしている問題点)

ところが、最近第3図に示すような、3色のカラーフィルターをいわゆるオフセットサンプリング構造上の画素の上に配置したセンサーが注目されてきている。

代表的なセンサーでは、横方向に640個の画素が一ラインごとに半画素分だけオフセットされて、たて方向に480ライン配置されており、ある特定のラインについて見ればR-B-Gのストライプ構造になっている。従ってこのようなセンサーからの信号の処理も、第2図に示した従来の一次元的なストライプ型センサーの場合と、次のべる一点を除けば、ほぼ同様に考えることができる。

それは、この場合の輝度や色に対するローパスフィルター処理はセンサー構造が第3図のようなオフセットサンプリング構造をもっているため、もはや一次的でなく、すべて2次的に行なう必要があるということである。このことを輝度と

$$X = a \quad (3)$$

などが簡易な補間方法として良く用いられている。

このことは、見方をかえれば○印の所にサンプリングされた値、×印の所にゼロを挿入してある2次元のたたみ込み関数をたたみ込んで結果として2次元のローパスフィルターを実行していることに他ならない。

上記の(1)(2)(3)の補間演算は、次に示すY₁、Y₂、Y₃のたたみ込み関数と対応している。

$$Y_1 = \begin{vmatrix} 0 & 1/4 & 0 \\ 1/4 & 1 & 1/4 \\ 0 & 1/4 & 0 \end{vmatrix} \quad (4)$$

$$Y_2 = \begin{vmatrix} 1/2 \\ 1 \\ 1/2 \end{vmatrix} \quad (5)$$

$$Y_3 = \begin{bmatrix} 1 \\ 1 \\ 0 \end{bmatrix} \quad (6)$$

また、次に示す Y_4 のようなたたみ込み関数をたたみ込めば X の補間値としては Y_1 と同じ結果になるが○印の場所のデータも周囲から、平均操作を受け、より強いローパスフィルター効果が得られる。

$$Y_4 = \begin{bmatrix} 1/8 & 1/4 & 1/8 \\ 1/4 & 1/2 & 1/4 \\ 1/8 & 1/4 & 1/8 \end{bmatrix} \quad (7)$$

いずれにしろ以上をまとめると○印の所には R 、 G 、 B フィルターを介して得た等価的輝度信号を当てはめ、 \times 印の所はゼロを当てはめ適当な大きさの2次元たたみ込み関数をたたみ込むことが輝度に対する2次元ローパスフィルター処理を行なうことになる。

次に、各色信号を得る方法について説明する。

第3図のようなカラーフィルター配置の場合、

数をたたみ込めば良い。

ところが、一般的にたて N 行横 m 列で示される2次元的なローパスフィルターをデジタル的に実現するためには、 $(m-1)$ コの一画素分のディレイと1Hのメモリが $(N-1)$ コ必要である。例えば、上述したように輝度では Y_4 に示す2次元ローパスフィルターを構成しようと考えたと輝度用に2個、色用に $2 \times 3 = 6$ 個、計8個の1Hメモリが必要になってしまう。これは、とりもなおさず回路規模の著しい増大をもたらした大きな問題であった。

(問題点を解決するための手段)

本発明は、輝度用2次元ローパスフィルターと3個の色用2次元ローパスフィルターが、各々、垂直方向と水平方向の1次元ローパスフィルターのたたみ込みに分割でき、かつ、その時の各々の垂直ローパスフィルターが互いに等しい時は、お互いにその垂直ローパスフィルター処理を共通化することによって、トータルで一回の垂直ローパスフィルター処理で充分であり、各々の水平方向

例えば R (赤)のサンプリングは、第5図に○印で示すようになる。従って、問題は実際にはサンプリングのされていない \times 印の点をどのように補間するかということである。このことは、輝度の場合と同じように、○印の所にはサンプリングされたデータをそのまま使い \times 印の所にはゼロをつめて適当な2次元のたたみ込み関数をたたみ込めば良い。色の場合は、輝度に比べてはるかに帯域が狭いのでローパスフィルターも広範囲でかける必要があり、フィルターの次数(たたみ込み関数の大きさ)も大きくなる。

例えば、

$$C_1 = \begin{bmatrix} 1/6 & 1/3 & 1/2 & 1/3 & 1/6 \\ 1/3 & 2/3 & 12/3 & 1/3 & \\ 1/6 & 1/3 & 1/2 & 1/3 & 1/6 \end{bmatrix} \quad (8)$$

のような、たたみ込み関数を使用すれば良い。

これは、他の色 B 、 G でも同様である。従って、色の2次元的なローパスフィルター処理も各色ごとに、データのある所はデータを無い所はゼロを挿入して、例えば C_1 のようなたたみ込み関

の1次元ローパスフィルター処理は、その共通化された垂直ローパスフィルター処理の後に行なえば良いという点に注目してなされた。

このような、共通化が可能なのはセンサーの上に配列された色の配置が特別な時であることはいうまでもない。第3図のような配列では一ラインごとに同じ色が同じ位相で並んでいるので上記のような共通化が可能であるが第6図に示すような配列ではそれが不可能である。

例えば、 Y_4 に示す輝度用ローパスフィルターは、次のような垂直ローパスフィルター V と水平ローパスフィルター H_V とのたたみ込みに分割できる。すなわち

$$\begin{bmatrix} 1/8 & 1/4 & 1/8 \\ 1/4 & 1/2 & 1/4 \\ 1/8 & 1/4 & 1/8 \end{bmatrix} = \begin{bmatrix} 1/2 \\ 1 \\ 1/2 \end{bmatrix} * [1/4 \quad 1/2 \quad 1/4] \quad (9)$$

$$\text{但し、} \quad V = \begin{bmatrix} 1/2 \\ 1 \\ 1/2 \end{bmatrix} \quad H_V = [1/4 \quad 1/2 \quad 1/4]$$

*は、コンボリューションを示す。

又、C₁の色用ローパスフィルターは、

$$\begin{bmatrix} 1/6 & 1/3 & 1/2 & 1/3 & 1/6 \\ 1/3 & 2/3 & 1 & 2/3 & 1/3 \\ 1/6 & 1/3 & 1/2 & 1/3 & 1/6 \end{bmatrix} \\ = \begin{bmatrix} 1/2 \\ 1 \\ 1/2 \end{bmatrix} * [1/3 \ 2/3 \ 1 \ 2/3 \ 1/3]$$

と、やはりVとH_cのコンボリューションの形に示されている。

但し、H_c = [1/3 2/3 1 2/3 1/3]である。この時、すべての2次元ローパスフィルター処理は、まず、各々について共通な垂直ローパスフィルター処理Vを一回行いその後に、輝度信号は、水平方向ローパスフィルター処理H_vを色信号は同様なH_cを行えば必要な1Hメモリは全部で2個と大幅に減少させることができる。

(実施例)

第1図は、本発明の実施例である。これは、ノンインタレース出力の場合でノンインタレーステ

に補間された形になっている。次にこの信号を垂直ローパスフィルター14で輝度、色に共通な垂直ローパスフィルタリングを行う。

第7図に、先述の垂直ローパスフィルター

$$V = \begin{bmatrix} 1/2 \\ 1 \\ 1/2 \end{bmatrix} \text{ を実現する構成を示す。}$$

1Hメモリ30、31は、1280段のシフトレジスタからなっており、これから出ている3つのタップからの出力は各々(1/2 1 1/2)の重みで加算器33で加算される。定数倍器32、34は単に右へ1bitすれば良い。

もちろん垂直ローパスフィルターの段階がNのとき、N-1の1Hメモリが必要である。共通な垂直ローパスフィルタリング後の出力はY用水平ローパスフィルター15と3つのスイッチ17、18、19へ入力される。Y用水平ローパスフィルター15は第8図のような構成をもっている。例えば、先述した1/4 1/2 1/4の場合を示してある。1つのブロックCLK1分のディレイ35、

レビやプリントなどの場合に有効である。第3図に示したような640×480画素のセンサー10からの信号はAD変換器11でA/D変換され一旦メモリ12へ格納される。読み出し方法はインタレース、ノンインタレースあるいはジグザグ状など種々考えられるがメモリ12上ではセンサー構造に応じた640×480個のデータとなっているものとする。但し、格納の際にはラインごとの半画素のオフセットは考えていない。次に、メモリ12のデータはノンインタレースでラインごとに1H(約63μsec)で順番に読み出されてゼロ挿入器13へ入力される。ここでは、一画素の読み出しクロックCLK0の半分の周期のクロックCLK1で入力されたデータと0を交互に選択して出力する。但し、隣り合ったラインでは0とデータの位相が反転するようになっている。クロックCLK0は、約12MHzである。

ゼロ挿入器13の出力は、0とデータが交互にCLK1ごとに出力されライン当たり1280個

36で分割された3つのタップの3つの出力が1/4定数倍器37、39及び1/2定数倍器38で重み付けされ加算器40で加算される。

一方色信号は次のように得られる。第3図からわかるように一度垂直方向にローパスフィルタリングされた後の信号はクロックCLK1ごとに、垂直方向に帯域制限されたR、G、B信号がR-G-Bの順に並んでいる。スイッチ17、18、19は、クロックCLK1に同期して垂直ローパスフィルター14の出力と2つのゼロを順番に切り換えて出力する。R、G、B用の3つのスイッチ17、18、19ではお互いに位相がクロックCLK1、一個分だけずれている。3つの色用水平ローパスフィルター20、21、22は、例えば、先述した(1/3 2/3 1 2/3 1/3)のような水平ローパスフィルタリングを行う。これは、輝度の場合と同様に4つのCLK1分のディレイと2つの1/3、2/3倍の定数倍器と、1つの加算器が3組あれば実現できる。また、1/3という係数は、場合によっては、実現しにくいの

で、かわりに、 $(1/4 \ 3/4 \ 1 \ 3/4 \ 1/4)$ のような2のべき乗を分母にもつものを使うとよい。このように、ローパスフィルタリングされた信号RGBは、先述したと同様に、プロセス回路23へ入力され、ここで、2つの色差 $B-Y_L$ 、 $R-Y_L$ へ変換される。一般に、色用ローパスフィルタは、輝度用のものより次数が大きいのでディレイ16でY信号を遅らし位相をそろえるといふ。

(他の実施例①)

第9図に、別の実施例を示す。これは、第1図の、ゼロ挿入器13と垂直ローパスフィルタ14の部分を実現した場合を示す。メモリ12から読み出されたデータは、640個のシフトレジスタからなる1Hメモリ50とスイッチ52へ入力される。1Hメモリ50、51はメモリ14を読み出すのと同じクロックCLK0に同期してデータをシフトする。スイッチ52、53、54は、CLK0の半分の周期のクロックCLK1で、0とデータを交互に選択し出力す

にしてある。

今、ここで、第1図の方法における前述した色の水平方向ローパスフィルタHcの動作を考える $H_c = (1/3 \ 2/3 \ 1 \ 2/3 \ 1/3)$

例えば、R(赤)の色用ローパスフィルタ20への入力は、第1図のスイッチ17の出力であり、それは、 $R_i - 0 - 0 - R_{i-1} - 0 - 0 - R_{i-2} - 0 - 0$ というように3個に1個がデータで他はゼロである。従って、ローパスフィルタ20の出力は、 $(R_i, 2/3 R_i + 1/3 R_{i-1}, 1/3 R_i + 2/3 R_{i-1})$ の繰り返しになる。
(iは整数)

一方、第10図の入力部T₀へ、時刻t₀の時、第i番目のR_iが入った場合と考えるとタップT₁、T₂、T₃、T₄には各々B_{i-1}、G_{i-1}、R_{i-1}、B_{i-2}が出力されている。すると、S₂には、 $1/3 R_i + 2/3 R_{i-1}$ 、S₁には、 $1/3 B_{i-2} + 2/3 B_{i-1}$ 、S₃には、G_{i-1}が出力されることになる。t₀より1クロック後の時刻t₁では、T₀がG_iになり、S₂には、 $1/3$

る。ラインごとにデータがオフセットの関係になっているので、奇数番目のスイッチ52、54と偶数番目のスイッチ53とでは0とデータを選択する順が反転している。各々のタップからの出力は、係数倍器55、56、57で適当な重みをつけられて、加算器58で加算される。この方法は、第1の実施例に比べて、1Hメモリのシフトレジスタの段階が半分ですみ、更なる回路規模の縮小が実現できる。

(他の実施例②)

第10図に、第1図における3つのスイッチ17、18、19と3つの色用ローパスフィルタ20、21、22の部分の別の実施例を示す。前述したように垂直ローパスフィルタからの出力は、R-G-Bのデータが順番に繰り返れ並んでいる。この出力が、第10図の入力部T₀へ入力される。ここでは、一クロック分のディレイ60、61、62、63と定数倍器64、65、66、67、68が図のように配置されている。定数倍器の倍率は各々 $1/3, 2/3, 1, 2/3, 1/3$

$G_i + 2/3 G_{i-1}$ 、S₁には、 $1/3 R_{i-1} + 2/3 R_i$ 、が出力される。又、更に、次のクロック後の時刻t₂ではT₀がB_iになり、S₂には、 $1/3 B_i + 2/3 B_{i-1}$ 、S₁には、 $2/3 G_i + 1/3 G_{i-1}$ 、S₃にはR_iが出力される。

従って、スイッチ71で、例えばRへの出力は、t₀でS₂、t₁ではS₁、t₂ではS₃という具合に切り換えると $1/3 R_i + 2/3 R_{i-1}$ 、 $1/3 R_{i-1} + 2/3 R_i$ 、R_iという順番になる。これは、とりもなおさずRに第一図の場合と同一なローパスフィルタをしていることに等しい。他の色についても同様である。

このように構成すると実施例1では、5タップ、5定数倍器、1加算器のデジタルフィルタが3組必要であったのに対し、この例では1個の5タップ、5定数倍器、3加算器のデジタルフィルタで同じ色のローパスフィルタリングを効率よく実現できる。よりタップ数が増えても第(3_{i+1})番目のタップからの出力を第1の加算器、第(3_{i+2})番目のタップからの

出力を第2の加算器、第(3,)番目のタップからの出力を第3の加算器へ供給すればよい。この構成は、通常の1次元のストライプフィルタ構成をとった場合でも、R-G-Bの順に信号が並んでいるのであるから同様に使用できる。

(他の実施例③)

第12図は、第4の実施例で、インタレース表示の場合である。メモリ内の情報は、センサからの情報が第1図に示すようにジグザグ状に読み出されて格納されているものとする。この場合メモリ構成は、640×480よりも1280×240の方が好ましい。CLK1でジグザグ状に読み出された1ライン分の1280個のデータは、スイッチ80に入力される。CLK1は、約24MHzである。スイッチ80は、CLK1に同期してデータを出力F1とF2へ切り換える。F1、F2には、各々CLK0に同期して動く640段のシフトレジスタ81、82が接続されている。CLK0は、CLK1の倍の周期で約12MHzである。今、シフトレジスタ80の入

力がR₁₅の時を考えると出力は、R₁₁でありシフトレジスタ82の出力は、G₁₂である。この時、CLK1に同期してデータと0を交互に出力するスイッチ83、84、85、86は図のような設定になっている。88、89、91、93は、1/2定数倍器で、87、92は単に1倍器でなくてもよい。加算器94の出力F₁はR₁₅であり、加算器90の出力F₂は、1/2 R₁₁+1/2 R₁₅である。

次のCLK1のタイミングで、スイッチ83、84、85、86が切り換えられるが、シフトレジスタの出力はそのままなので、F₁には1/2 G₁₂+1/2 G₁₄が、F₂には、G₁₂が出力される。従って、1V(1フィールド)ごとに、スイッチ95をF1とF2の間で切り換えて出力することによって、先に述べた共通な垂直ローパスフィルターリングVをインタレースで実行することができる。後は、第1図と同様の構成にすれば良い。又、メモリを使わずセンサーからリアルタイムに第11図に示すようなジグザグ状の読み出

しデータを入力すれば、同様な方法で本発明の実施がリアルタイムで、かつ、インタレース走査で可能である。

輝度用ローパスフィルターと色用ローパスフィルターの組み合わせとしては、Y_eとC_yの例で説明したが基本的に各々垂直ローパスフィルターと水平ローパスフィルターに分解できその分解された垂直ローパスフィルターが共通な組み合わせであれば何でも使用できる。

例えば、

輝度用

$$\begin{bmatrix} 1 \\ 1 \\ 0 \end{bmatrix} * \begin{bmatrix} 1/4 & 1/2 & 1/4 \end{bmatrix} = \begin{bmatrix} 1/4 & 1/2 & 1/4 \\ 1/4 & 1/2 & 1/4 \\ 0 & 0 & 0 \end{bmatrix}$$

色用

$$\begin{bmatrix} 1 \\ 1 \\ 0 \end{bmatrix} * \begin{bmatrix} 1/3 & 2/3 & 1 & 2/3 & 1/3 \end{bmatrix} = \begin{bmatrix} 1/3 & 2/3 & 1 & 2/3 & 1/3 \\ 1/3 & 2/3 & 1 & 2/3 & 1/3 \end{bmatrix}$$

$$\begin{bmatrix} 1 & 0 & 0 & 0 & 0 \end{bmatrix}$$

でも良い。

但し、平均輝度を一定に保つために垂直ローパスフィルターの成分の和は2、水平ローパスフィルターの成分の和は輝度用では1、色用では3にするのが良い。

以上の説明では、ディジタル処理を行う場合について説明したが1H遅延線に変更すれば本発明はアナログ処理においても有効なことはいうまでもない。

又、以上の説明では、R、G、Bの例で説明したがC_y、Y_e、Gなどの補色ストライプの場合でも、一旦、R=Y_e-G、B=C_y-G、G=Gの演算をしてしまえば、後の処理は同じなので本発明が有効に使用できる。

(発明の効果)

本発明のように、輝度用ローパスフィルターと色用ローパスフィルターの垂直ローパスフィルター部分を共通化することにより1Hメモリの数を大幅に減少することができるため回路規模を著

しく縮小させることができる。

又、3組の色のローパスフィルターは、3個おきのタップ出力を一まとめにすることにより、1組のローパスフィルターで実現でき同様に回路規模を縮小できる。

4. 図面の簡単な説明

第1図は、本発明によるカラー信号処理装置のブロック図、

第2図は、従来のRGBストライプフィルター方式によるカラー信号処理装置のブロック図、

第3図は、オフセットサンプリング構造をもつカラーセンサーの説明図、

第4図及び第5図は、本発明における輝度及び色のローパスフィルターリングの方法を説明する図、

第6図は、本発明が適用されない色フィルター配列の一例を示す図、

第7図は、本発明による垂直ローパスフィルターの構成を示す図、

第8図は、輝度用水平ローパスフィルターの構

成を示す図、

第9図は、垂直ローパスフィルターの別の構成を示す図、

第10図は、色の水平ローパスフィルターの別の構成を示す図、

第11図は、メモリの読み出し方を示す図、

第12図は、インタレースする場合の垂直ローパスフィルターの構成を示す図である。

10 センサ

11 A/D変換器

12 メモリ

13 ゼロ挿入器

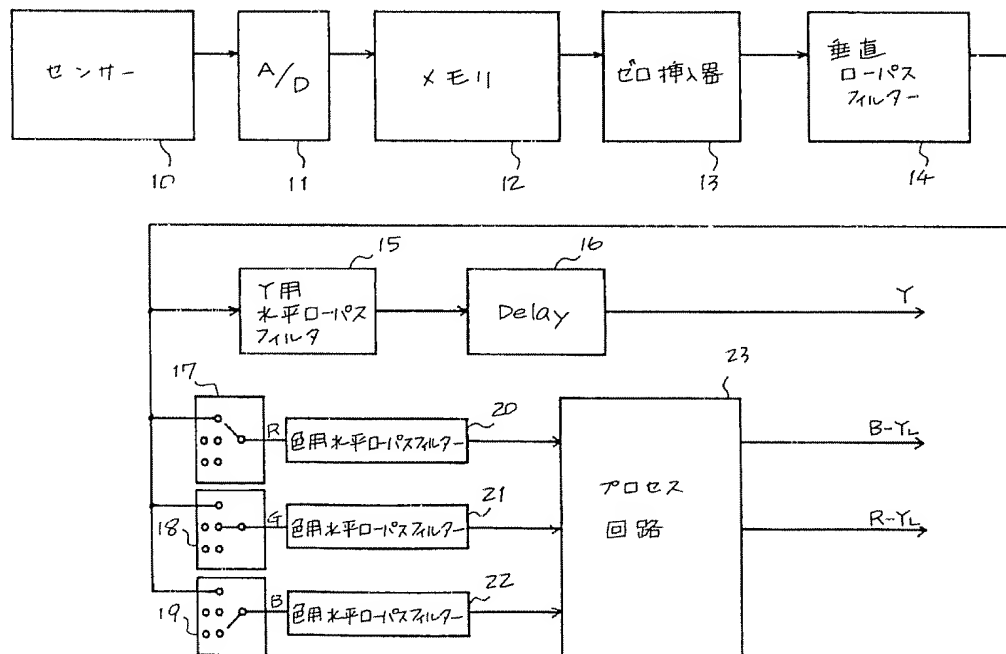
14 垂直ローパスフィルター

15 Y用水平ローパスフィルター

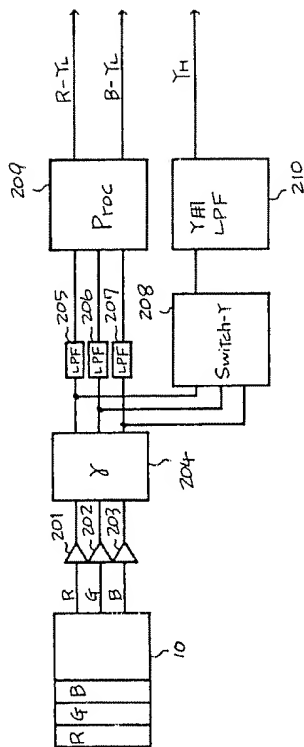
16 デレイ回路

出願人 キヤノン株式会社

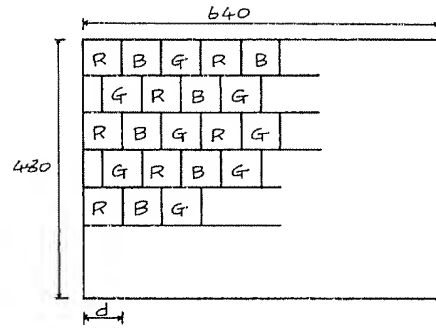
代理人 丸島 儀一



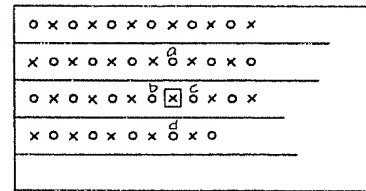
第1図



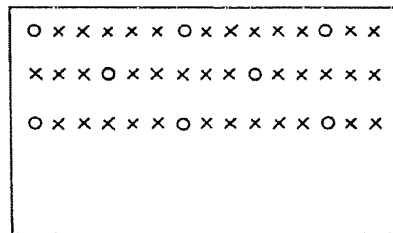
部
2
=x



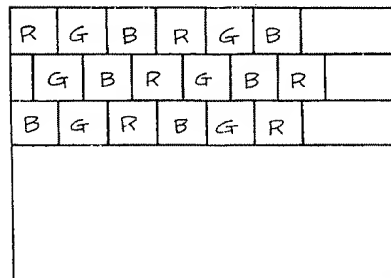
第3図



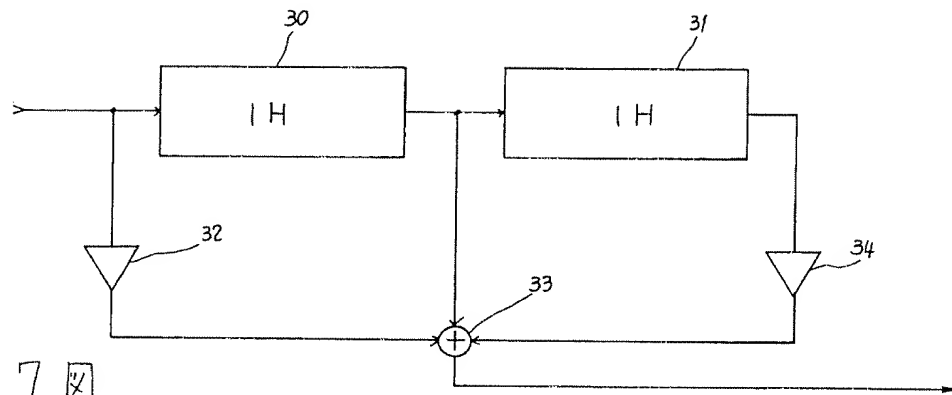
第4図



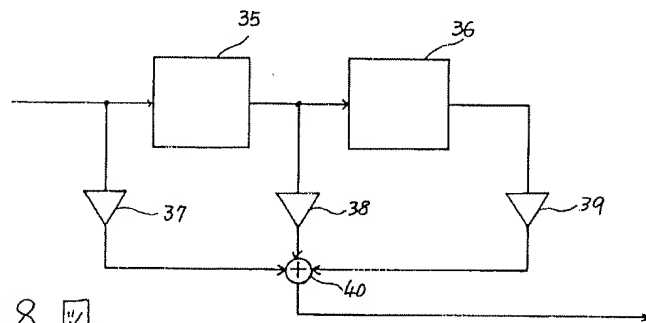
第5図



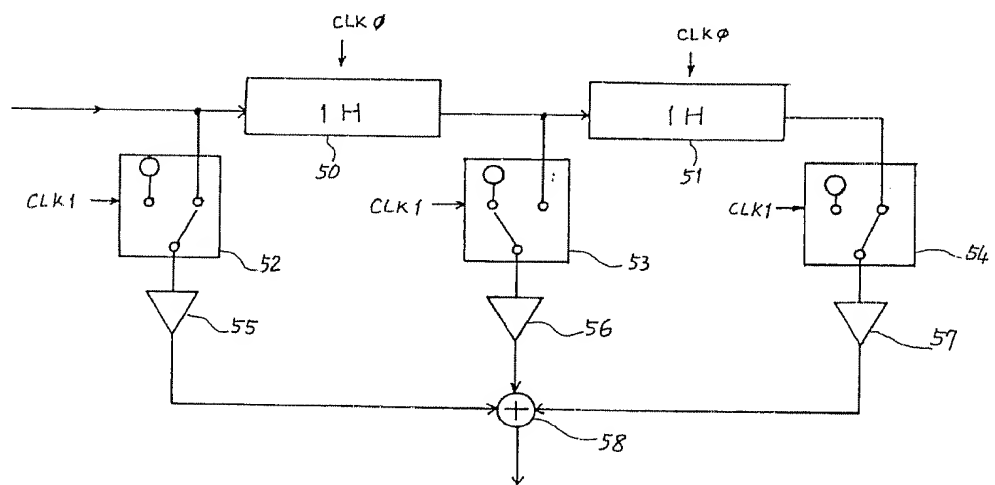
第6図



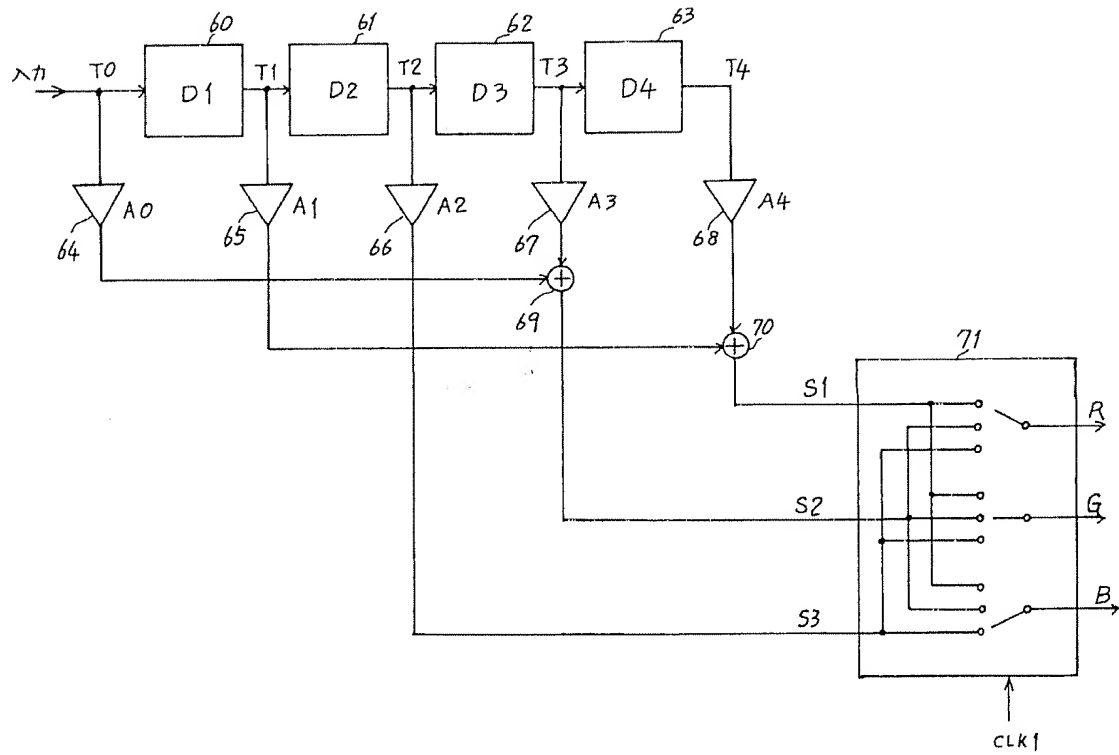
第 7 図



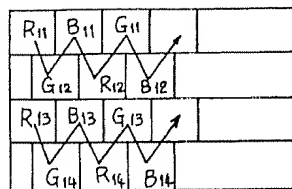
第 8 図



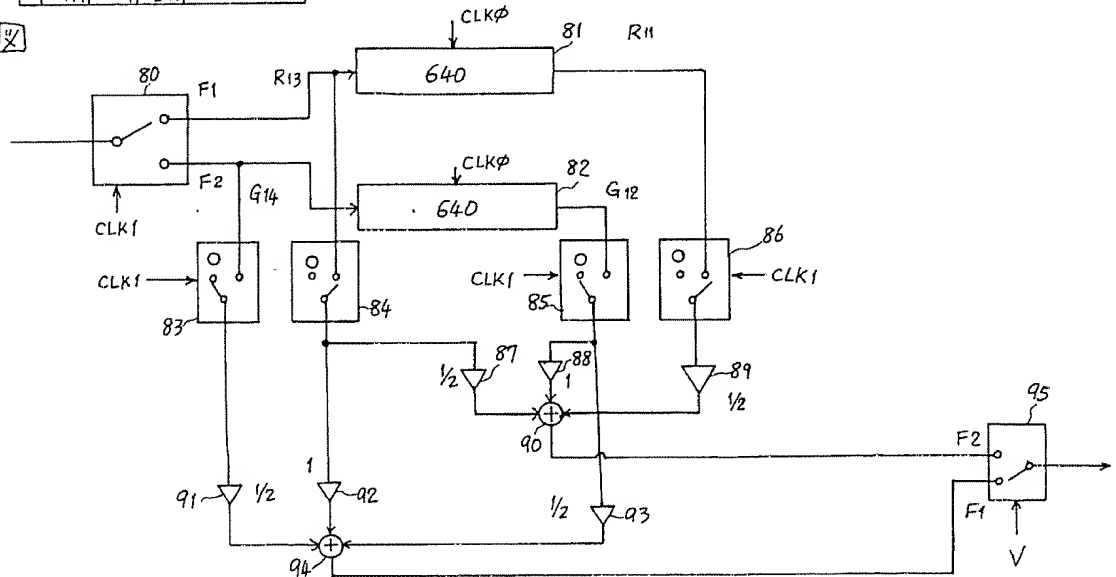
第 9 図



第 10 図



第 11 図



第 12 図



US005319451A

United States Patent [19]

Sasaki et al.

[11] Patent Number: **5,319,451**
 [45] Date of Patent: **Jun. 7, 1994**

[54] **COLOR SIGNAL PROCESSING APPARATUS USING A COMMON LOW PASS FILTER FOR THE LUMINANCE SIGNAL AND THE COLOR SIGNALS**

[75] Inventors: **Takashi Sasaki; Toshihiko Mimura**, both of Yokohama, Japan

[73] Assignee: **Canon Kabushiki Kaisha**, Tokyo, Japan

[21] Appl. No.: **993,454**

[22] Filed: **Dec. 16, 1992**

Related U.S. Application Data

[63] Continuation of Ser. No. 358,268, May 30, 1989, abandoned.

Foreign Application Priority Data

May 31, 1988 [JP] Japan 63-134587
 Jun. 22, 1988 [JP] Japan 63-155693
 Jul. 13, 1988 [JP] Japan 63-175782

[51] Int. Cl.⁵ **H04N 9/07**
 [52] U.S. Cl. **358/282; 348/273**
 [58] Field of Search 358/21 R, 41, 43, 44, 358/48, 37, 166, 167; 364/724.01, 724.13, 724.16; H04N 9/07, 9/09

References Cited

U.S. PATENT DOCUMENTS

4,016,598 4/1977 Yamanaka 358/41
 4,652,928 3/1987 Endo et al. 368/44
 4,663,661 5/1987 Weldy et al. 358/43

4,716,455 12/1987 Ozawa et al. 358/44
 4,751,567 6/1988 Hashimoto 358/43
 4,789,890 12/1988 Itoh et al. 358/37
 4,821,223 4/1989 David 364/724.16
 4,858,004 8/1989 Kitazaki et al. 358/11
 4,882,628 11/1989 Sugimori et al. 358/167
 4,961,110 10/1990 Nakamura 358/37
 4,982,354 1/1991 Takeuchi et al. 364/724.16
 5,049,983 9/1991 Matsumoto et al. 358/44

FOREIGN PATENT DOCUMENTS

1-320811 12/1989 Japan 364/724.16

Primary Examiner—Mark R. Powell

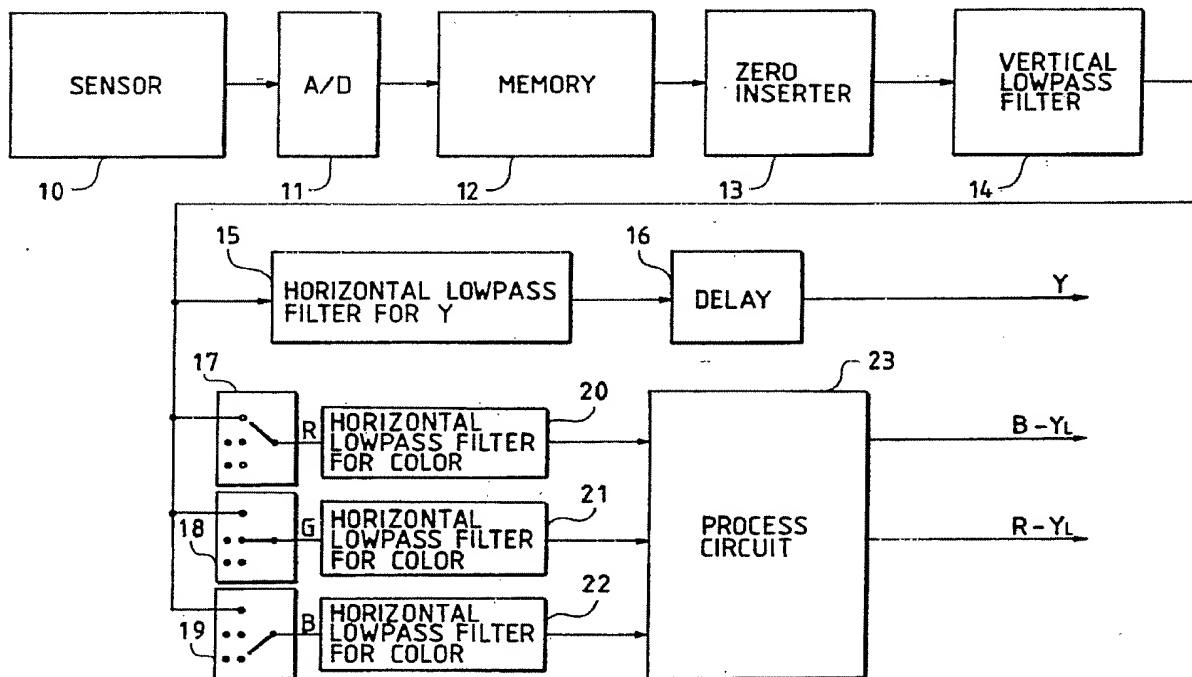
Assistant Examiner—Kim Yen Vu

Attorney, Agent, or Firm—Fitzpatrick, Cella Harper & Scinto

[57] ABSTRACT

A color signal processing apparatus for processing signals from a color signal-plate sensor having an offset sampling filter array and obtaining a luminance signal and a plurality of color signals, wherein a vertical and/or horizontal low-pass filter is used in common for both the luminance signal and the plurality of color signals. The low-pass filter preferably includes a shift register having a stage number equal to the number of pixels of the sensor in the horizontal direction, and a switch for alternately selecting a zero signal and data, and the vertical low-pass filtering is performed digitally.

13 Claims, 16 Drawing Sheets





US005581357A

United States Patent [19][11] **Patent Number:** **5,581,357****Sasaki et al.**[45] **Date of Patent:** **Dec. 3, 1996**

[54] **COLOR SIGNAL PROCESSING APPARATUS USING A COMMON LOW PASS FILTER FOR THE LUMINANCE SIGNAL AND THE COLOR SIGNALS**

[75] Inventors: **Takashi Sasaki; Toshihiko Mimura**,
both of Yokohama, Japan

[73] Assignee: **Canon Kabushiki Kaisha**, Tokyo,
Japan

[21] Appl. No.: **133,992**

[22] Filed: **Oct. 12, 1993**

Related U.S. Application Data

[62] Division of Ser. No. 993,454, Dec. 16, 1992, Pat. No. 5,319,451, which is a continuation of Ser. No. 358,268, May 30, 1989, abandoned.

Foreign Application Priority Data

May 31, 1988	[JP]	Japan	63-134587
Jun. 22, 1988	[JP]	Japan	63-155693
Jul. 13, 1988	[JP]	Japan	63-175782

[51] **Int. Cl.⁶** **H04N 9/07**

[52] **U.S. Cl.** **348/235; 348/234; 348/663**

[58] **Field of Search** 358/41, 43, 44,
358/21 R, 37, 166, 167; 348/234-238,
663, 667, 272, 273; 364/724.01, 724.13,
724.16; H04N 9/07, 9/09

References Cited**U.S. PATENT DOCUMENTS**

4,016,598	4/1977	Yamanaka .	
4,652,928	3/1987	Endo et al. .	
4,663,661	5/1987	Weldy et al. .	
4,862,403	8/1989	Iwase et al.	364/724.16
5,122,718	6/1992	Sawata	364/724.16
5,280,353	1/1994	Baldwin	364/724.16

Primary Examiner—Kim Yen Vu

Attorney, Agent, or Firm—Fitzpatrick, Cella, Harper & Scinto

ABSTRACT

Digital filter apparatus using a plurality of elements in common to process different signal components receives an image pickup signal from an image sensor and provides different image signal components from the image pickup signal. The digital low-pass filter includes delay circuits and taps for filtering a first image pickup signal component having a wide band in the horizontal, vertical, or time base direction. The delay circuits and taps also filter a second image pickup signal component having a narrow band in the horizontal, vertical, or time base direction. Thus, a plurality of digital filters having different functions may be realized utilizing common filter elements.

15 Claims, 16 Drawing Sheets